

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 61-259524

(43)Date of publication of application : 17.11.1986

(51)Int.Cl.

H01L 21/30  
G03F 7/20

(21)Application number : 60-101126

(71)Applicant : KANEGAFUCHI CHEM IND CO LTD

(22)Date of filing : 13.05.1985

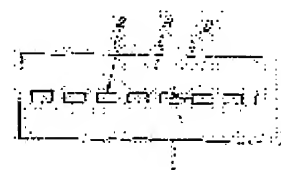
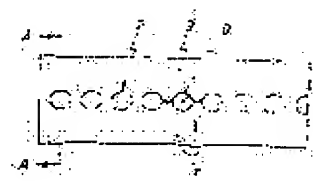
(72)Inventor : OWADA YOSHIHISA  
TSUSHIMO KAZUNAGA  
KUWAMURA SHINJI  
KOBAYASHI KENJI

## (54) SEMICONDUCTOR DEVICE AND MANUFACTURE THEREOF

### (57)Abstract:

**PURPOSE:** To enhance the productivity at manufacturing time, to provide stable performance for variations in the manufacturing conditions and to increase the effective area by providing and patterning regions from which semiconductor is removed in a broken line state in a semiconductor which contains an amorphous semiconductor.

**CONSTITUTION:** Regions removed in broken line state are formed by mounting a semiconductor which contains an amorphous semiconductor formed on an electrode separately presented on the same substrate, for example, on a table such as an X-Y table, and an energy beam remains as it is while moving the table or the beam is emitted while scanning. The shape of the beam to be emitted to the semiconductor is generally near circular. The shape is frequently of square, rectangular, elliptical or parallelogram shape by disposing slits in the beam. The semiconductor is removed by one pulse, and the shape of the removed region is determined in response to the emitting area shape, the intensity distribution and the table moving speed.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision]

Japan Patent Office  
Patent Publication Gazette

Patent Publication No. 6-5777  
Date of Publication: January 19, 1994  
International Class(es): H01L 31/04

(6 pages in all)

---

Title of the Invention: Semiconductor Device and Manufacture  
Thereof

Patent Appln. No. 60-101126  
Filing Date: May 13, 1985  
Inventor(s): Yoshihisa OWADA,  
Kazunaga TSUSHIMO,  
Shinji KAWAMURA, and  
Kenji KOBAYASHI

Applicant(s): KANEGAFUCHI CHEM IND CO LTD

(transliterated, therefore the  
spelling might be incorrect)

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許出願公告番号

特公平6-5777

(24)(44)公告日 平成6年(1994)1月19日

(51)Int.Cl. <sup>5</sup>	識別記号	庁内整理番号	FI	技術表示箇所
H 0 1 L 31/04		7376-4M	H 0 1 L 31/ 04	S

発明の数4(全 6 頁)

(21)出願番号 特願昭60-101126  
(22)出願日 昭和60年(1985)5月13日  
(65)公開番号 特開昭61-259524  
(43)公開日 昭和61年(1986)11月17日

審査前置に係属中

(71)出願人 999999999  
鐘淵化学工業株式会社  
大阪府大阪市北区中之島3丁目2番4号  
(72)発明者 太和田 善久  
兵庫県神戸市北区大池見山台14-39  
(72)発明者 津下 和永  
兵庫県神戸市垂水区舞子台2-9-30-1220  
(72)発明者 桑村 進次  
兵庫県高砂市西畑1-17-15  
(72)発明者 小林 健二  
兵庫県神戸市垂水区塩屋町6丁目31-17  
三青荘  
(74)代理人 弁理士 朝日奈 宗太

審査官 真鍋 潔

最終頁に続く

(54)【発明の名称】 半導体装置およびその製法

1

【特許請求の範囲】

【請求項1】同一基板上に存在する分離された電極、該電極上に形成された非晶質半導体を含む半導体および半導体上に形成された電極からなる半導体装置であって、前記半導体には半導体が除去された領域が破線状に設けられてパターン化されており、除去された領域の形状がほぼ正方形であり、隣接する除去された領域間の最短距離を $r$ 、除去された領域の中心から周縁部への径のうち最大の径を $D$ として、除去された領域の数の70%以上が $0 \leq r \leq 13D$  (ただし $r = D = 0$ であることはない)を満足することを特徴とする半導体装置。

【請求項2】同一基板上に存在する分離された電極、該電極上に形成された非晶質半導体を含む半導体および半導体上に形成された電極からなる半導体装置であって、前記半導体には半導体が除去された領域が破線状に設け

2

られてパターン化されており、除去された領域の形状がほぼ楕円形、長方形または平行四辺形であり、隣接する除去された領域間の最短距離を $r$ 、除去された領域の中心から該領域の周縁部への距離のうち最大の距離を $D$ として、除去された領域の数の70%以上が $0 \leq r \leq 10D$  (ただし $r = D = 0$ であることはない)を満足することを特徴とする半導体装置。

【請求項3】同一基板上に分離して存在する電極上に形成された非晶質半導体を含む半導体をテーブルに設置し、テーブルを移動させながら、あるいはエネルギー・ビームをスキヤニングさせながらエネルギー・ビームを照射し、半導体に除去された領域を破線状に設けてパターン化し、さらに電極を設ける半導体装置の製法であって、除去された領域の形状がほぼ正方形であり、隣接する除去された領域間の最短距離を $r$ 、除去された領域の

3

中心から周縁部への径のうち最大の径をDとして、除去された領域の数の70%以上が $0 \leq r \leq 13D$  (ただし $r = D = 0$ であることはない) を満足することを特徴とする半導体装置の製法。

【請求項4】前記エネルギー・ビームがレーザー光線であることを特徴とする特許請求の範囲第3項記載の製法。

【請求項5】前記レーザー光線がパルス発振によってえられ、基板を設置したテーブルを移動させながら該光線を半導体に照射することにより半導体の一部が除去されることを特徴とする特許請求の範囲第4項記載の製法。

【請求項6】同一基板上に分離して存在する電極上に形成された非晶質半導体を含む半導体をテーブルに設置し、テーブルを移動させながら、あるいはエネルギー・ビームをスキヤニングさせながらエネルギー・ビームを照射し、半導体に除去された領域を破線状に設けてパターン化し、さらに電極を設ける半導体装置の製法であって、除去された領域の形状がほぼ楕円形、長方形または平行四辺形であり、隣接する除去された領域間の最短距離をr、除去された領域の中心から該領域の周縁部への距離のうち最大の距離をDとして、除去された領域の数の70%以上が $0 \leq r \leq 10D$  (ただし $r = D = 0$ であることはない) を満足することを特徴とする半導体装置の製法。

【請求項7】前記エネルギー・ビームがレーザー光線であることを特徴とする特許請求の範囲第6項記載の製法。

【請求項8】前記レーザー光線がパルス発振によってえられ、基板を設置したテーブルを移動させながら該光線を半導体に照射することにより半導体の一部が除去されることを特徴とする特許請求の範囲第7項記載の製法。

【発明の詳細な説明】

〔産業上の利用分野〕

本発明は、製造時の高生産性を提供するとともに、製造条件の変動に対しても安定した性能を有し、かつ有効面積の拡大を可能とする半導体装置およびその製法に関する。

〔従来の技術〕

従来より、エネルギー・ビームの照射により電極上に形成された半導体の一部を除去し、さらにその上に電極を形成することにより半導体装置が製造されている。エネルギー・ビームの照射により半導体の一部を除去する際、除去された領域が基板端面から他の端面まで直線状に連続して形成され、ある間隔で同様にして除去された領域が繰り返して形成されるばあいが多い。この半導体の上に電極を形成し、パターン化することにより直列接続あるいは直並列接続した太陽電池がえられる。

半導体の一部を除去するのに使用されるエネルギー・ビームは、通常パルス照射され、また基板を、たとえばX-Yテーブルに設置してこれを所定の速度で移動させ、半

4

導体を除去せしめている。その際、パルスエネルギー・ビームが照射され、次のパルスエネルギー・ビームが照射されるまでの間に、X-Yテーブルはテーブル移動速度とパルス周波数とで決まるある距離dだけ進む。エネルギー・ビームの照射面の形状の中心位置から、テーブルの進行方向に除去された部分の周縁部までの距離をAとすると、通常、次のパルスとその前のパルスによるビームはある重なりを持つように、すなわち $d < 2A$ なる関係になるようにされる。一般的には重なり合う面積は10~20%以上である。

〔発明が解決しようとする問題点〕

前記のようにして半導体を除去せしめるには、 $d < 2A$ となるようにテーブル移動速度とパルス周波数を定める必要がある。しかし、パルス周波数を変化させるとエネルギー・ビームの性質も変化し、それゆえ適切な周波数の範囲が存在する。したがって、テーブル移動速度に制約が生じ、テーブル移動速度を大きくし、生産性を大幅に向上させることが困難となる。

また、テーブル移動速度あるいはパルス周波数にわずかな変動が生じたばあい、半導体の反射率や膜厚などに変動があったばあい、あるいはエネルギー・ビーム自体に変動が生じたばあいなどには、半導体の除去のされ方が異なってくる。

上記のような変動がビームの重なり合う面積が大きくなるように働いたばあいには、半導体層の下に電極、さらにはその下の基板にまでダメージが生じたりする。また、ビームの重なり合う面積が小さくなると半導体層の除去のされ方が不十分となり、極端なばあいには除去できなくなる。

本発明は、エネルギー・ビームの照射により半導体層の一部を除去する際に、テーブル移動速度あるいはビームのスキヤニング速度が制約され、生産性を上げることができないと同時に、上記のような条件の変動により半導体の除去のされ方が大きく変動し、結果として半導体装置の性能がばらつき、歩留りが低下するという問題を解決すると同時に、除去される部分の面積を少なくすることにより半導体装置の有効面積の拡大をも図るためになされたものである。

〔問題点を解決するための手段〕

本発明は、同一基板上に存在する分離された電極、該電極上に形成された非晶質半導体を含む半導体および半導体上に形成された電極からなる半導体装置であって、前記半導体には半導体が除去された領域が破線状に設けられてパターン化されており、(1)除去された領域の形状がほぼ正方形であり、隣接する除去された領域間の最短距離をr、除去された領域の中心から周縁部への径のうち最大の径をDとして、除去された領域の数の70%以上が $0 \leq r \leq 13D$  (ただし $r = D = 0$ であることはない) を満足すること、または、(2)除去された領域の形状がほぼ楕円形、長方形または平行四辺形であり、隣接する

5

除去された領域間の最短距離を $r$ 、除去された領域の中心から該領域の周縁部への距離のうち最大の距離を $D$ として、除去された領域の数の70%以上が $0 \leq r \leq 10D$  (ただし $r=D=0$ であることはない)を満足することを特徴とする半導体装置、および同一基板上に分離して存在する電極上に形成された非晶質半導体を含む半導体をテーブルに設置し、テーブルを移動させながら、あるいはエネルギー・ビームをスキャニングさせながらエネルギー・ビームを照射し、半導体に除去された領域を破線状に設けてパターン化し、さらに電極を設け、(1)除去された領域の形状がほぼ正方形であり、隣接する除去された領域間の最短距離を $r$ 、除去された領域の中心から周縁部への径のうち最大の径を $D$ として、除去された領域の数の70%以上が $0 \leq r \leq 13D$  (ただし $r=D=0$ であることはない)を満足すること、または、(2)除去された領域の形状がほぼ楕円形、長方形または平行四辺形であり、隣接する除去された領域間の最短距離を $r$ 、除去された領域の中心から該領域の周縁部への距離のうち最大の距離を $D$ として、除去された領域の数の70%以上が $0 \leq r \leq 10D$  (ただし $r=D=0$ であることはない)を満足することを特徴とする半導体装置の製法に関する。

#### 〔実施例〕

本発明に用いる基板としては、半導体装置の製造に用いられる一般的な基板、たとえばガラス、セラミック、耐熱性高分子フィルム、耐熱性樹脂などから成形された基板などがあげられる。

前記基板上に電気的に分離されて形成されている電極は、透明電極であってもよく、一般の金属電極であってもよい。ただし、基板側を光の入射面とする場合には、透明電極を用いるのが好ましい。その具体例としては、ITO、 $\text{SnO}_2$ 、Cr、Mo、Wなどから形成された膜厚200Å〜2μm程度の一般の半導体装置の製造に用いられる電極であって、電気的に分離された電極があげられる。本発明に用いる非晶質半導体を含む半導体とは、半導体が単層からなる場合には、非晶質半導体のみあるいは非晶質半導体および結晶性半導体の混合物からなる半導体であることを意味し、半導体が多層からなる場合には、半導体層を形成する層のうちの少なくとも1層が非晶質半導体のみ、あるいは非晶質半導体および結晶性半導体の混合物からなる半導体であることを意味する。このような非晶質半導体のみあるいは非晶質半導体および結晶性半導体の混合物からなる半導体は、結晶性半導体と比較して一般に電気伝導性が低いという特性を有している。

前記非晶質半導体の具体例としては、たとえば非晶質シリコン、非晶質シリコンカーバイド、非晶質シリコンナイドライド、非晶質シリコンゲルマンなどがあげられ、非晶質半導体および結晶性半導体の混合物からなる半導体の具体例としては、たとえば微結晶シリコン、フッ素

6

化シリコン(微結晶)などがあげられ、また多層の非晶質半導体を含む半導体の具体例としては、たとえば結晶シリコン上に形成された微結晶シリコンを含む非晶質シリコン系半導体などがあげられる。

なお本明細書にいう結晶性半導体とは、いわゆる微結晶半導体、多結晶半導体あるいは単結晶半導体を含む概念である。

前記非晶質半導体を含む半導体上に形成される電極としては、基板側から光を入射させる場合にはAl、Cr、Ni、Mo、W、Ag、Cuなどの金属電極を、当該電極側から光を入射させる場合にはITO、 $\text{SnO}_2$ などの透明電極を用いるのがよい。

本発明においては、非晶質半導体を含む半導体に半導体が除去された領域が破線状に設けられてパターン化されている。

形状としては、ほぼ正方形、楕円形、長方形、または平行四辺形であり、除去された領域の深さとしては、同一基板上に存在する分離された電極まであるいは中心部(除去された領域の占める面積のうちの80%以内)では、電極のほとんどが除去されて基板表面にまで達していても構わない。

本明細書にいう除去された領域が破線状に設けられているとは、除去された領域が点接触している場合も含む概念であり、隣り合う除去された領域の大部分が、接しているかまたは不連続な状態で連なっていることをいい、除去された領域により形成される破線状のものが、通常、5〜20mm程度の間隔をあけて半導体層上に3〜数十本設けられている。

破線状に除去された領域は、同一基板上に分離して存在する電極上に形成された非晶質半導体を含む半導体を、たとえばX-Yテーブルのごときテーブルに設置し、テーブルを移動させながらエネルギー・ビームを照射することにより、あるいはエネルギー・ビームをスキャニングさせながら照射することにより形成される。

前記エネルギー・ビームとしては、たとえばレーザー光線、イオンビーム、電子ビームなどがあげられ、これらのうちでは真空中、大気中のどちらでも使用でき、また容易にパルス発振ができるという点からレーザー光線が好ましい。

エネルギー・ビームが照射される半導体上での形状にはとくに限定はないが、円形に近いものが一般的である。また、エネルギー・ビーム中にスリットを配し、任意の形状にすることも可能であるが、この場合、正方形や長方形または楕円形やひし形のような平行四辺形にする場合が多い。ひとつのパルスにより半導体が除去されるが、これらの照射面の形状とその強度分布およびテーブル移動速度などに応じて除去される領域の形状が定まる。

本発明において、除去された領域の外周端同士を結んだ包絡線で囲まれた面積のうち、実際に除去された領域の

占める割合が小さいばあいには、電氣的に直列あるいは直並列接続するばあいの抵抗が大きくなり好ましくない。したがって第1図および第2図に示すように、半導体(3)の除去された領域(2)と次のパルスにより除去された領域との間の最短距離を $r$ 、除去された領域の中心から該領域の周縁部への径のうち最大の径を $D$ とすると、除去された領域の形状がほぼ円形または正方形であるばあいには、 $r > 13D$ が除去された領域のうちの30%未満である。また、除去された領域の形状がほぼ楕円形または長方形あるいはひし形のような平行四辺形であるばあいには、 $r > 10D$ が30%未満である。なお第3図は第1図のA-A'断面を説明するための図であり、(1)は基板、(4)は分離された電極である。

本明細書にいう除去された領域の中心とは、除去された領域の形状に関してその重心位置を意味する。

一方、各々の形状において、生産性および歩留りの点から、次のパルスによるビームとその前のパルスによるビームとが重なり合い、結局除去された領域に対して $r < 0$ となる部分が多くなるのは好ましくなく、 $r < 0$ となる部分が除去された領域のうちの30%未満であることが好ましい。従って、除去された領域の形状がほぼ円形または正方形であるばあいには除去された領域の数の70%以上が $0 \leq r \leq 13D$  (ただし $r = D = 0$ であることはない)である。また、除去された領域の形状がほぼ楕円形または長方形あるいは平行四辺形であるばあいには、70%以上が $0 \leq r \leq 10D$  (ただし $r = D = 0$ であることはない)である。

本発明に係わる半導体層の一部を除去するためには、エネルギー・ビームの照射が利用される。

そのための装置としてはQスイッチYAGレーザー、Qスイッチルビーレーザーなどの固体レーザー、CO<sub>2</sub> TEAレーザー、イオンビームを発生するイオンガン、電子ビームを発生する電子銃などがあげられるが、これらに限定されるものではない。しかし、YAGレーザーやCO<sub>2</sub>レーザーのようにエネルギー・ビームがレーザー光線であるものが好ましく、またQスイッチレーザーやTEAレーザーのようにパルス発振によってえられるものが好ましく、かつ基板をX-Yテーブルのようなテーブルに設置し、移動させながら、半導体層の一部を除去するのが好ましい。

すでに説明したように、エネルギー・ビームを半導体上で重なり合わせて基板上の半導体層をその一端近傍から他端近傍まで連続して除去したのち、半導体上に電極をパターン化して形成することによりえられる従来の半導体装置においては、装置の性能がばらつき、歩留りが低下すると同時に、その生産性自体も容易に向上させることができない。それゆえ、本発明の半導体装置においては非晶質半導体を含む半導体の一部を除去する際に、除去するために使用するエネルギー・ビームのパルス周波数とテーブル移動速度またはスキャニング速度とが、d

$\geq 2A$ なる関係を満足するようにし、隣り合う除去された領域の70%以上が点接触か、または不連続な状態で連なっているように調整して製造することにより、従来の装置における低収率、低生産性を大幅に改善することができる。

つぎにQスイッチYAGレーザーを用いて半導体を除去するばあいの一実施態様について説明する。

たとえばガラス基板上にITO、SnO<sub>2</sub>などの電極を電子ビーム蒸着法などの方法により形成し、パターンエッチングにより電極を分離する。その上にグロー放電分解法などにより、非晶質半導体を含む半導体を堆積せしめる。そののち該半導体を上にしてX-Yテーブル上にセットし、これにQスイッチYAGレーザーを照射して半導体の一部を除去する。

QスイッチYAGレーザーの運転条件としては、たとえば基本波(1.06 $\mu$ m)を使用し、パルス周波数1~5KHz、平均出力0.05~6w、モードTEM<sub>00</sub>あるいはマルチモード、パルス幅50~600n sec程度の条件があげられる。X-Yテーブルの移動速度あるいはエネルギー・ビームのスキャニング速度は30~800mm/sec、好ましくは100~600mm/sec程度である。

このようにして製造された同一基板上に存在する分離された電極上に形成された非晶質半導体を含む半導体の一部を除去したものに、さらに電極が形成され、要すればパターン化して形成され、本発明の半導体装置が製造される。

このようにして製造された本発明の半導体装置は、一枚の基板上に直列あるいは直並列に接続された太陽電池として好適に使用されうる。

つぎに本発明の半導体装置およびその製法を実施例にもとづき説明するが、本発明はこれらに限定されるものではない。

#### 参考例

厚さ1.1mmのガラス上に電子ビーム蒸着法にてITOを800Å、ITO上にさらにSnO<sub>2</sub>を200Å堆積させ、パターンエッチングにより分離された電極を形成した。そののちグロー放電分解法にて、基板温度200°C、圧力0.5~1.0Torr、RF電力30wなる条件で、p型非晶質SiC:H/i型非晶質Si:H/n型微結晶質Si:Hなる構成で、各層の厚さがそれぞれ150Å、7000Å、300Åのシリコン系半導体層を形成した。そののち半導体層を上にしてX-Yテーブル上にセットし、テーブル移動速度600mm/secにて、QスイッチYAGレーザーを用いて半導体層の一部を除去した。

なおQスイッチYAGレーザーの運転条件は、基本波(1.06 $\mu$ m)を使用し、パルス周波数1KHz、平均出力6w、マルチモード、パルス幅150n secであった。

除去された領域の形状は第1図に示すように真円に近く、10cmの間に設けられた除去された領域の平均で $D = 0.04$ mm、 $r = 0.52$ mmであった。したがって $r = 13D$ であった。

そののちAl電極を5000Åの厚さになるように蒸着し、化学エッチングによりパターン化した。さらに、ガラスカッターを用いて切断して分離し、同一面内にある4個の太陽電池を直列に接続した太陽電池を製造した。この太陽電池の1個の有効面積は約1cm<sup>2</sup>で、合計の有効面積は約4cm<sup>2</sup>であった。

えられた4個の太陽電池を直列に接続した太陽電池を用いて蛍光灯150ルクスの下で太陽電池特性を測定した。えられた太陽電池50個の平均の結果を第1表に示す。

#### 実施例 1

レーザー・ビームの光線中に長方形のスリットを配置し、テーブル速度を250mm/secにした以外は参考例と同様の条件で半導体層の一部を除去した。

除去された領域の形状は、第2図に示すような長方形であり、10cmの間に設けられた除去された領域の平均でD=0.035mm、r=0.025mm、したがってr=0.7Dであった。

そののち参考例と同様にして有効面積約1cm<sup>2</sup>の太陽電池を4個直列に接続した太陽電池を製造し、その特性を参考例と同様の条件で測定した。えられた太陽電池50個の平均の結果を第1表に示す

#### 比較例 1

X-Yテーブルの移動速度を50mm/secにした以外は参考例と同様にして太陽電池を製造した。このばあいには、あるパルスによるビームと次のパルスによるビームとが重なり合うようにするため、除去された領域は第4図に示すように連続した直線で、その線幅は0.08mmであった。参考例と同様にしてその特性を測定した。結果を第1表に示す。

第 1 表

	太陽電池特性(150ルクス)			テーブル移動速度 (mm/sec)
	I <sub>sc</sub> (μA)	V <sub>oc</sub> (V)	I <sub>op</sub> (at1.5V) (μA)	
参考例	12.9	2.62	11.0	500
実施例 1	13.1	2.60	11.3	250
比較例 1	11.7	2.42	8.6	50

第1の表の結果から、本発明の装置はテーブル移動速度の大きな条件で製造でき、したがって生産性の高い製造条件の下でうることができ、しかも安定して高い性能を有していることがわかる。また、比較例1のものは、生産性がわるい上に性能面からの歩留りがわるく、平均値でも劣った結果となつていているとわかる。

また、実施例1は、比較例1に比べて有効面積を拡大した太陽電池を提供することができる。

#### 〔発明の効果〕

- 10 本発明の半導体装置は安定した性能を有するものである。このような半導体装置は本発明の方法により高い生産性を有する製造条件の下でえられ、かつ製造条件が変動したばあいでも製品の歩留りが低下するのを防ぐことが可能である。さらに、本発明の半導体装置は、従来の装置に比べて有効面積を大きくすることができ、性能を向上させることができる。

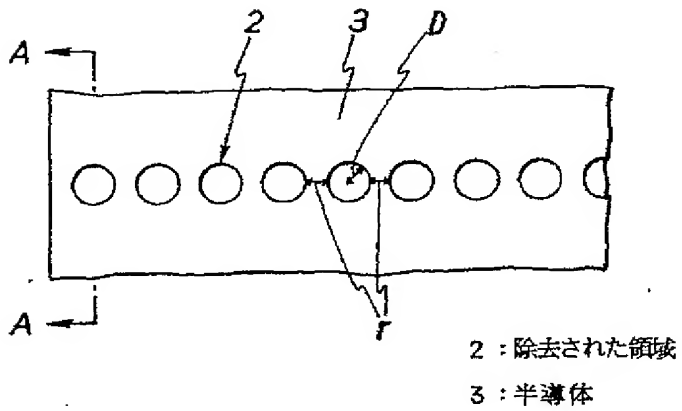
#### 【図面の簡単な説明】

- 20 第1図は参考例の装置を製造する中間段階に関する説明図、第2図は本発明の装置を製造する一実施態様の中間段階に関する説明図、第3図は第1図のA-A'断面に関する説明図、第4図は従来の装置を製造する中間段階の状態に関する説明図ある。

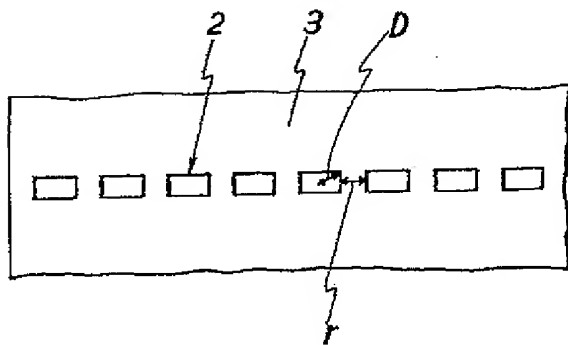
#### （図面の主要符号）

- (1)：基板  
(2)：除去された領域  
(3)：半導体  
(4)：分離された電極

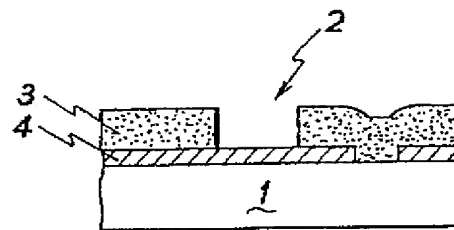
【第1図】



【第2図】

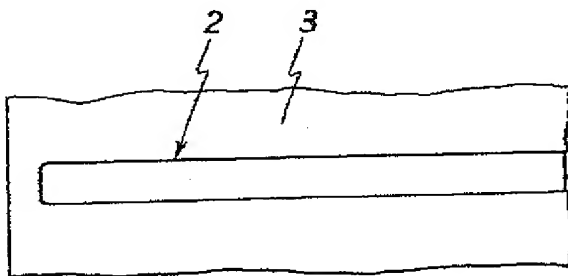


【第3図】



1 : 基板  
4 : 分離された電極

【第4図】



フロントページの続き

(56) 参考文献 特開 昭60-20586 (JP, A)  
特開 昭60-117649 (JP, A)